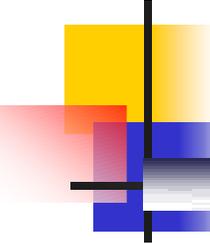


Seminário de Redes de Sensores sem Fio

Dispositivos Reconfiguráveis em Redes de Sensores Sem Fio

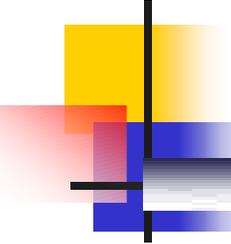
Henrique Cota de Freitas

cota@pucminas.br



Sumário

- Introdução
 - Contexto
 - Objetivo
- Conceitos
 - Computação Reconfigurável
 - Dispositivos Reconfiguráveis
 - Linguagem de Descrição de Hardware
 - Redes de Sensores Sem Fio
- Aplicações em Redes de Sensores Sem Fio
- Conclusões
- Referências



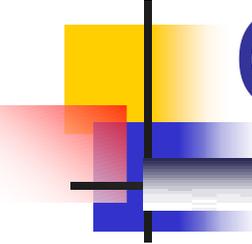
Introdução

- Contexto:
 - RSSF: área recente de pesquisa
 - Nós sensores realizam monitoramento em diversas áreas.
 - Os nós possuem capacidade de computação e comunicação.
 - Possuem um tamanho reduzido.
 - Fonte de energia basicamente baterias.
 - Consumo de energia deve ser otimizado
 - O projeto de uma RSSF é fortemente influenciado pela aplicação.
- Objetivo:
 - Apresentar como dispositivos reconfiguráveis **[1][2][3][4]** podem ser uma alternativa para projetos de RSSF **[9][10]** com maior flexibilidade e desempenho.

Computação Reconfigurável

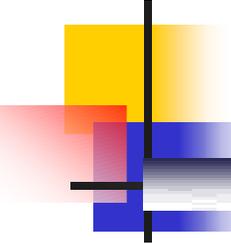
- Soluções que dominam os sistemas computacionais existentes **[2]**:
 - Solução por hardware fixo (ASICs - *Application Specific Integrated Circuit*).
 - Solução por hardware programável + software (GPPs – *General-purpose processors*).
- Solução por computação reconfigurável possui as seguintes características:
 - Desempenho, flexibilidade, generalidade, eficácia, custo





Computação Reconfigurável

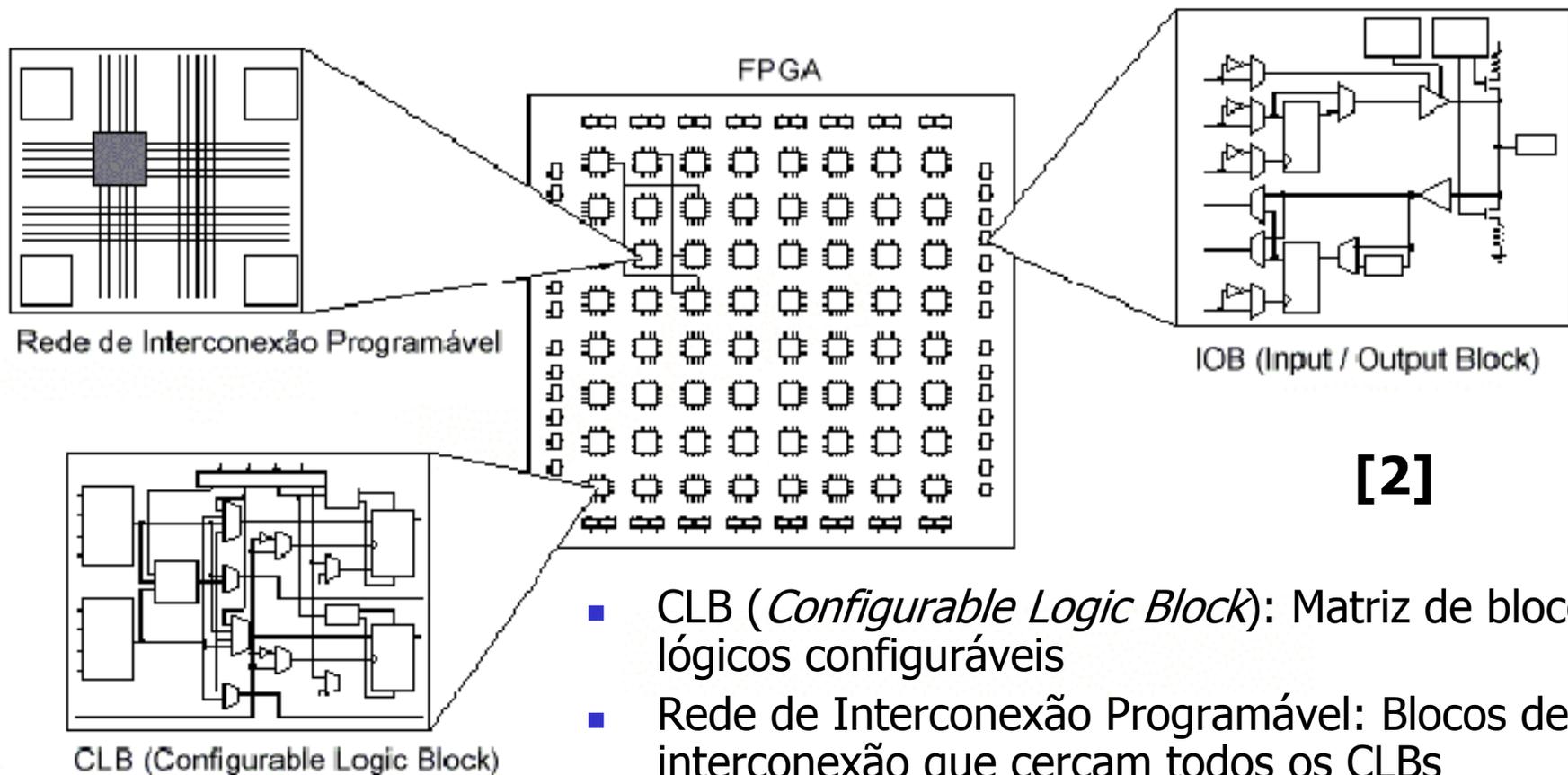
- “Dispositivo que realiza computação usando conexão espacial ‘pós-fabricação’ de elementos de computação, enquanto os computadores tradicionais realizam computação fazendo conexões no tempo”. **[5]**
- “Computação Reconfigurável representa uma nova idéia em filosofia de computação, na qual algum agente de hardware de propósito geral é configurado para realizar uma tarefa específica, mas pode ser reconfigurado sob demanda para realizar outras tarefas específicas”. **[6]**
- “Um novo paradigma de computação no qual circuitos integrados programáveis são usados em conjunto com software para reconfigurar circuitos integrados FPGA dinamicamente e produzir arquiteturas de computador sob demanda”. **[7]**



Dispositivos Reconfiguráveis

- “Cada FPGA normalmente é composto por matrizes de elementos. Antes que cada elemento seja utilizado ele deve ser configurado. Esta configuração se faz através de um conjunto de bits chamados de *bitstream*”. [8]
- “Para que seja possível a utilização do modelo ou paradigma de computação reconfigurável é necessário um dispositivo (hardware) programável. Esta afirmação nos leva a uma pergunta: Por que não um dispositivo reconfigurável”? [8]
- Dispositivo programável ou reconfigurável?
- FPGA (*Field Programmable Gate Array*).

Dispositivos Reconfiguráveis

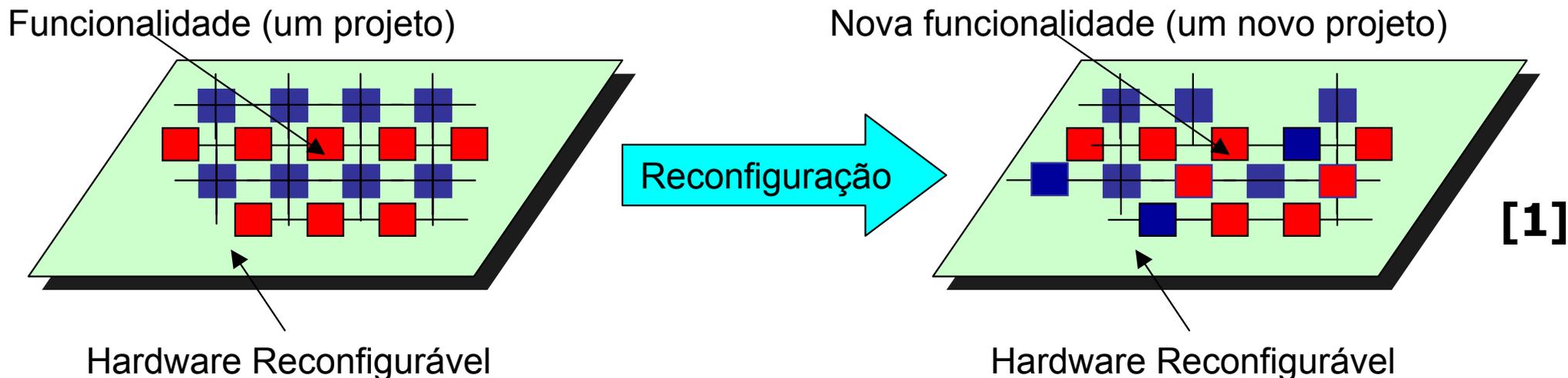


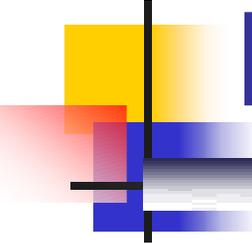
[2]

- CLB (*Configurable Logic Block*): Matriz de blocos lógicos configuráveis
- Rede de Interconexão Programável: Blocos de interconexão que cercam todos os CLBs
- IOB (*Input Output Block*): Na periferia de todo o circuito existem blocos de entrada e saída para interface externa

Dispositivos Reconfiguráveis

- Um dispositivo reconfigurável é uma plataforma programável.
- Esta plataforma de hardware composta por vários blocos lógicos pode ser reconfigurada e a cada nova reconfiguração um novo projeto pode ser implementado. Portanto, dispositivo reconfigurável do ponto de vista do projeto implementado.





Dispositivos Reconfiguráveis

- Em um dispositivo FPGA os métodos de reconfiguração podem ser classificados como **[8][15]**:
 - Reconfiguração Total: Todo o dispositivo programável é reconfigurado.
 - Reconfiguração Parcial: Apenas uma parte do dispositivo é reconfigurada. Se afetar outras partes não reconfiguradas, todo o sistema deve ser parado para ser reiniciado.
 - Reconfiguração Dinâmica: Reconfiguração em tempo de execução. Reconfiguração realizada durante o funcionamento do dispositivo.

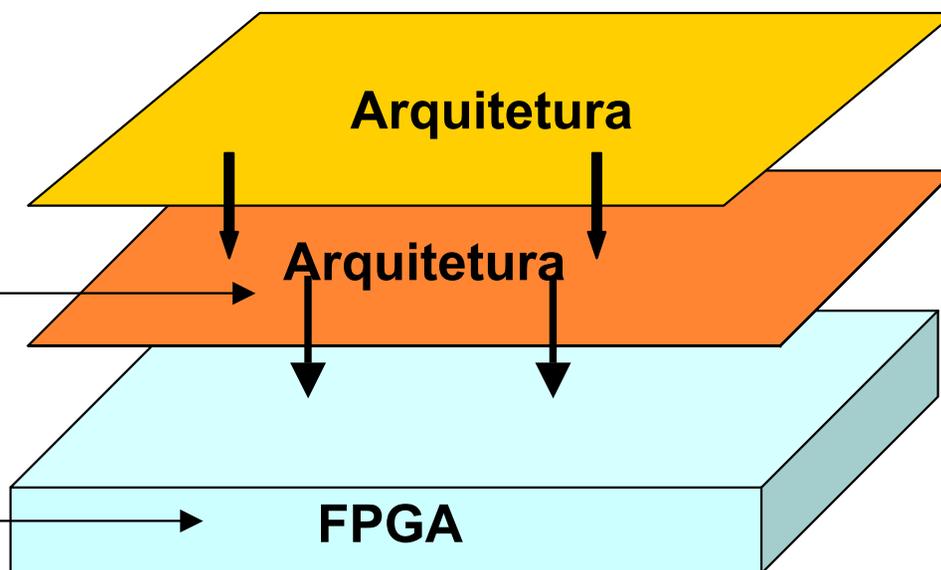
Níveis de Reconfiguração

- Podemos considerar a existência de níveis de reconfiguração?
- Todos as implementações de arquiteturas reconfiguráveis são dependentes de plataforma?
- Vantagem?

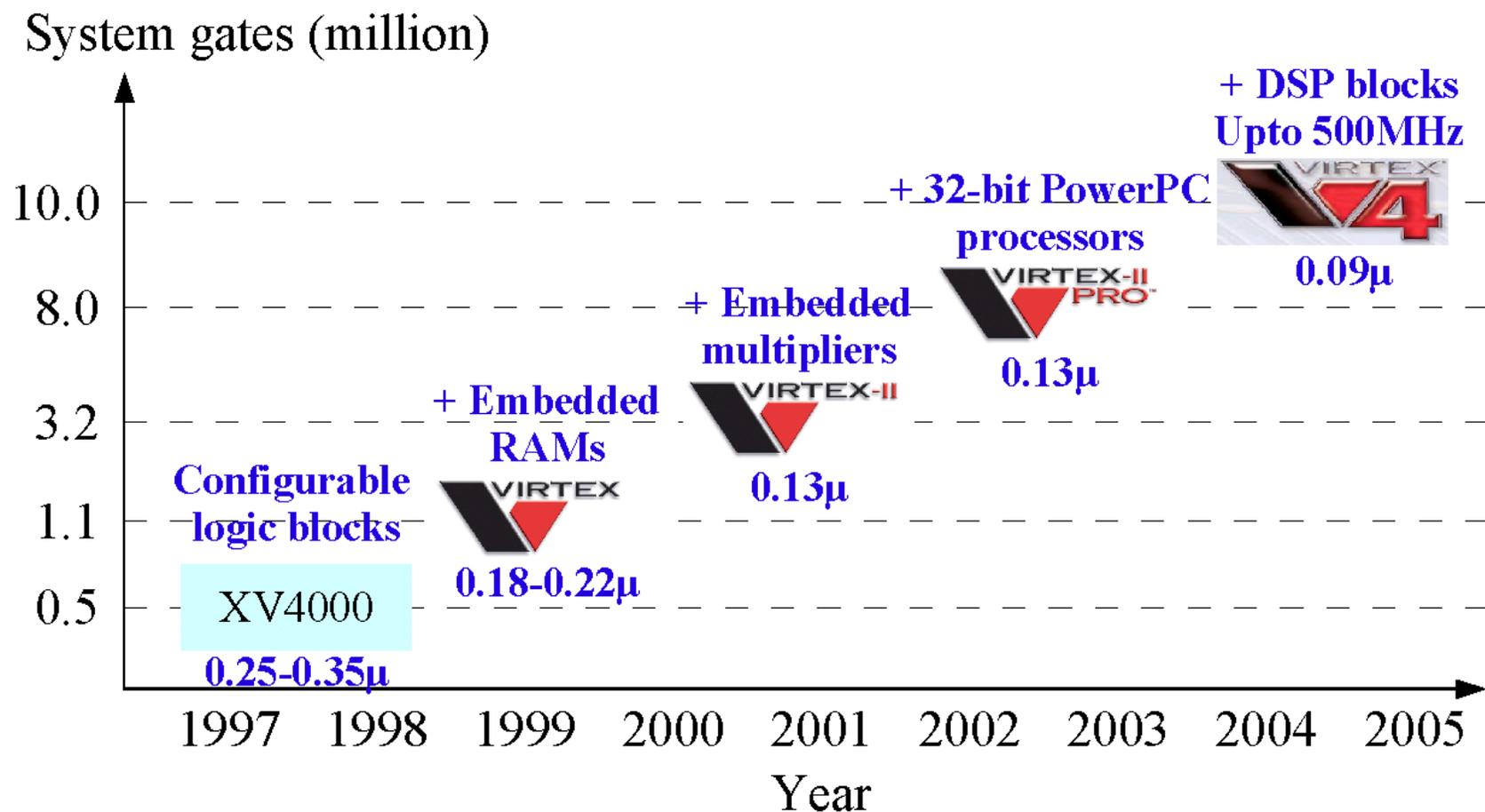
Níveis de reconfiguração [8]

Plataforma: 2º nível
(reconfiguração independente
de plataforma de primeiro nível?)

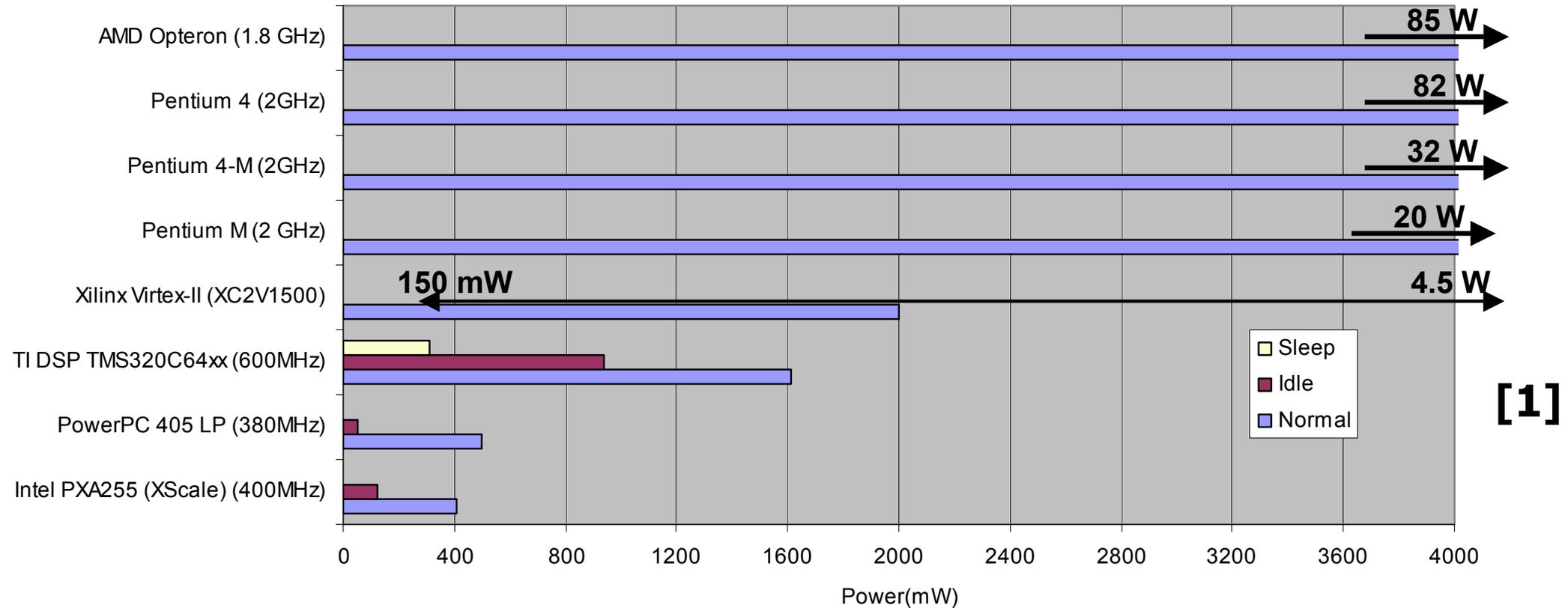
Plataforma: 1º nível

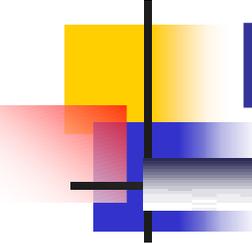


Dispositivos Reconfiguráveis



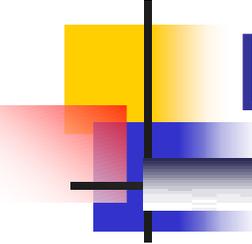
Dissipação de potência em alguns dispositivos





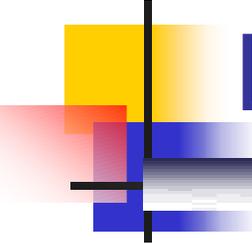
Dissipação de potência em FPGAs

- Fontes de dissipação de potência **[1]**:
 - *Slice*: 2 four-input LUTs, flip-flops, multiplexers, arithmetic logic, carry logic, and dedicated internal routing
 - 1 CLB possui 4 slices.
 - Bloco de memória RAM
 - Bloco multiplicador
 - PowerPC
- A potência é dissipada apenas nos blocos lógicos configurados.



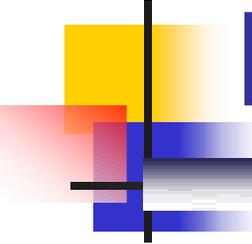
Linguagens de Descrição de Hardware

- “As linguagens de descrição de hardware (HDL: *Hardware Description Language*) foram criadas com o objetivo de facilitar a modelagem, projeto e comportamento de um circuito (hardware). Através destas linguagens é possível simular o funcionamento e analisar os resultados de simulação antes da prototipação.” **[8]**
- Quatro exemplos de linguagens de descrição de hardware **[8]**:
 - VHDL: VHSIC (*Very High Speed Integrated Circuit*) *Hardware Description Language*. Criada em 1983 pelo departamento de defesa americano (DOD).
 - Verilog: Proprietária da *Cadence Design System Corporation* até 1990, quando foi criado o *Open Verilog International* (OVI) e a linguagem passou a ser de domínio público. Muito parecida com a linguagem C.
 - AHDL: Altera *Hardware Description Language* (linguagem desenvolvida pela empresa Altera)
 - JHDL: *Java Hardware Description Language*. Utiliza a linguagem Java para a programação, usando bibliotecas estendidas de descrição de hardware.



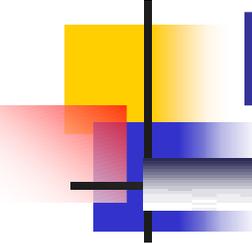
Linguagens de Descrição de Hardware

- Um programa em VHDL pode ser escrito usando dois tipos de modelos de descrição **[8][15]**:
 - Estrutural:
 - São feitas descrições estruturais do sistema, especificando entradas, saídas, componentes lógicos e como são feitas as ligações entre eles. Já existem bibliotecas em VHDL, que possuem algumas entidades (exemplo: somadores) e que podem ser inseridas no desenvolvimento do projeto
 - Comportamental:
 - Neste caso não é necessário conhecer a estrutura dos componentes lógicos do sistema. Quando a estrutura interna do circuito não é conhecida ou é muito complexa, é utilizada a abordagem comportamental, onde se descreve o comportamento e funcionamento, sem se preocupar com a estrutura. Em alguns casos o projeto comportamental pode não ser tão otimizado quanto o projeto estrutural.



Redes de Sensores Sem Fio

- As RSSF [9][10] são compostas por elementos chamados de nós sensores.
- As principais funções destes nós estão associadas ao monitoramento e ao controle de um determinado ambiente.
- Portanto, as RSSF são fortemente influenciadas pelas aplicações.
- O projeto da rede e conseqüentemente dos nós sensores pode envolver hardwares e softwares dedicados, o que muitas vezes atende um número limitado de aplicações.
- No entanto, podemos ter para uma mesma RSSF situações adversas que obrigam uma reformulação do projeto em tempo de execução. Isto nos leva a adotar novos softwares (protocolos), novos blocos funcionais de hardware e uma topologia de comunicação diferente.
- Podemos considerar que uma característica das RSSF é a readaptação ou reconfiguração, atendendo as necessidades que surgem do ambiente a ser monitorado ou mesmo dos próprios nós quando estes não atendem às reais necessidades de monitoramento do ambiente.

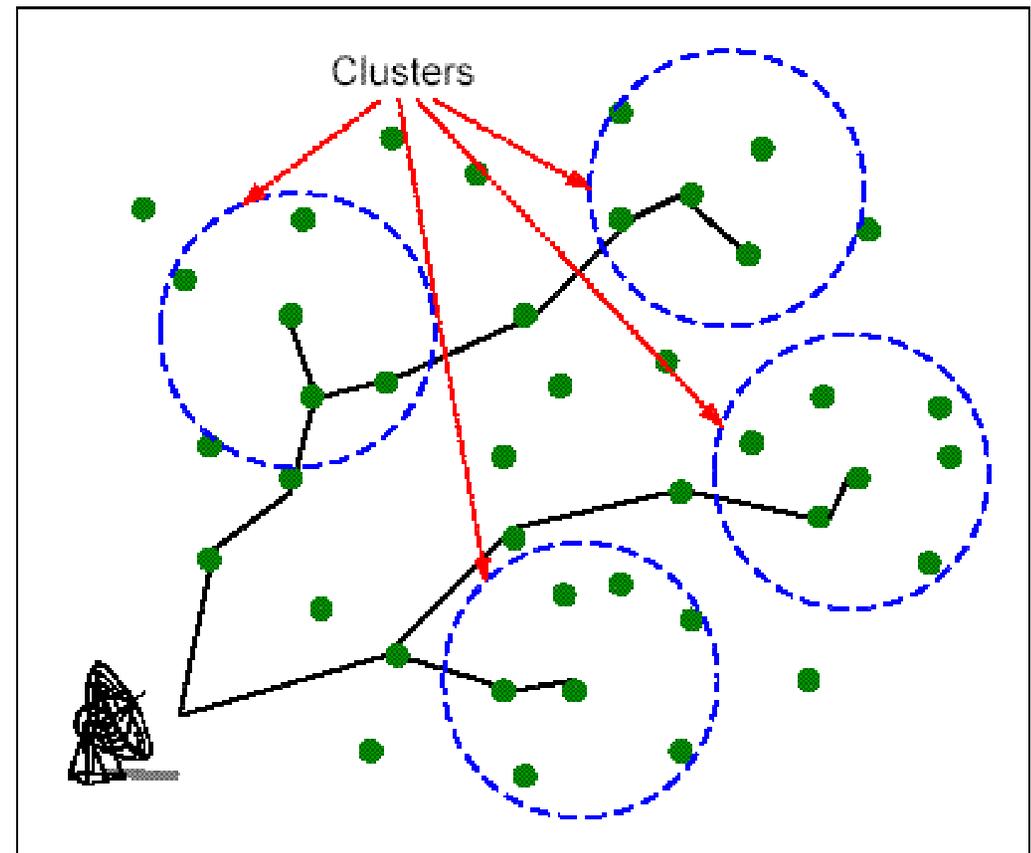


Redes de Sensores Sem Fio

- Podemos considerar as RSSF, naturalmente redes reconfiguráveis?
- Existe a necessidade de reconfigurar a rede em tempo de execução?
- Se pensarmos em níveis de reconfiguração, podemos projetar uma RSSF que além de reconfigurar sua topologia, arquitetura e protocolos de comunicação, também possa reconfigurar o hardware do nó sensor, acrescentando ou diminuindo os blocos funcionais.
- Blocos lógicos funcionais são responsáveis pelas tarefas específicas, como processamento, armazenamento, sensoriamento ou transmissão e recepção de dados.
- Qual o ganho obtido usando reconfiguração em vários níveis?

Redes de Sensores Sem Fio

- Em uma rede hierárquica homogênea existem nós sensores iguais.
- Quais o ganho se usarmos reconfiguração?
- Podemos aumentar a flexibilidade, o desempenho, a escalabilidade e o tempo de vida da RSSF.

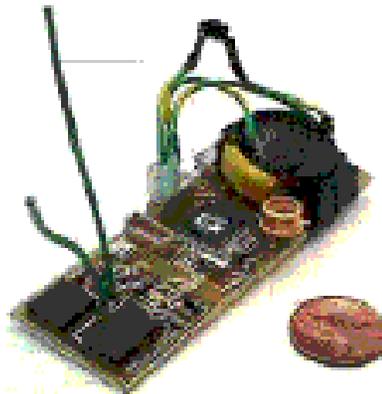


[14]

Exemplos de nós sensores



UC Berkeley: COTS Dust



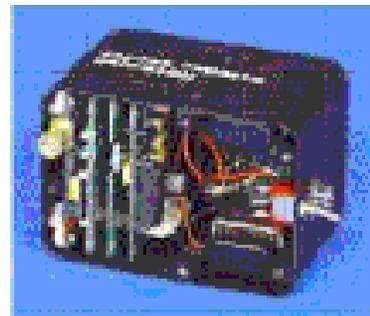
UC Berkeley: COTS Dust



UC Berkeley: Smart Dust



UCLA: WINS

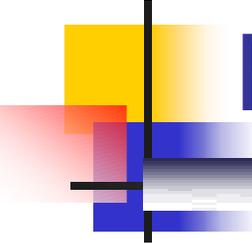


Rockwell: WINS



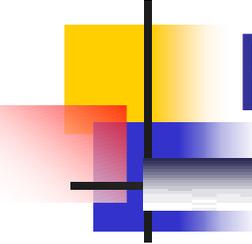
JPL: Sensor Webs

[9]



Aplicando Dispositivos Reconfiguráveis em RSSF

- REWINS (*Reconfigurable Wireless Interface for Networking Sensors*)
- *Reconfigurable Hardware in Wearable Computing Nodes.*
- CS2000 (*Chameleon Systems*).
- Processador de Rede reconfigurável para RSSF.
- Dispositivo nó sensor com arquitetura reconfigurável

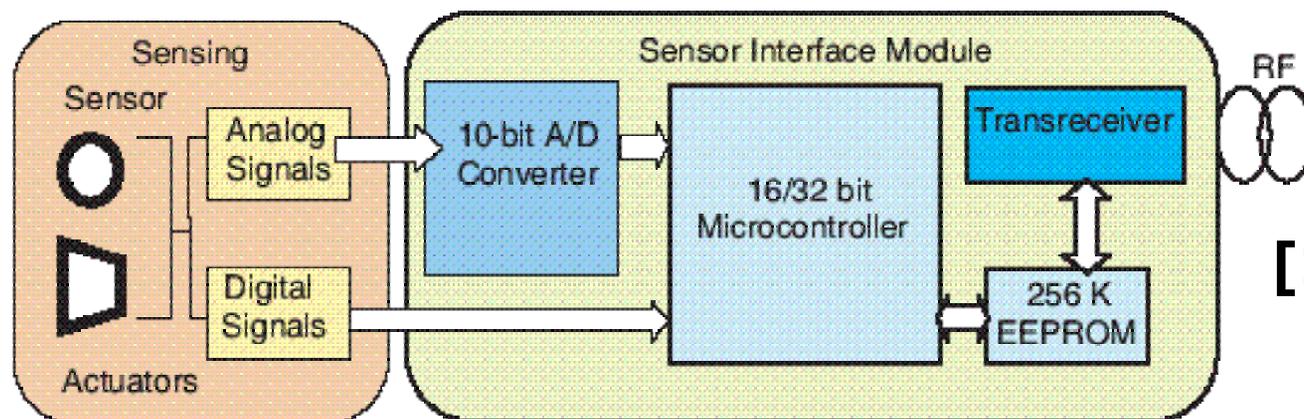


REWINS

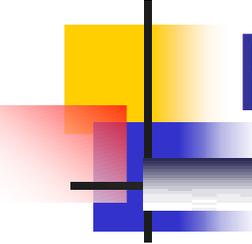
- *Reconfigurable Wireless Interface for Networking Sensors [12].*
- Objetivo:
 - Desenvolvimento de duas soluções:
 - Uma interface genérica e reconfigurável para unidades de atuação e coleção de dados.
 - Arquitetura para uma unidade de controle central de processamento de dados.
 - A interface é reconfigurada para acomodar uma variedade de módulos de RF e sensores/atuadores/controladores.
- Motivação:
 - Projetar um módulo que combine sensoriamento, computação, transmissão sem fio em um único dispositivo compacto de fácil operação e manutenção.

REWINS

- Diferentes tipos de sensores possuem diferentes capacidades, interfaces, suportam diferentes protocolos e são usados para diferentes aplicações.
- O desenvolvimento apropriado do dispositivo nó sensor depende do tipo de aplicação.
- Por este motivo questões como potência, energia, largura de banda e interferência podem influenciar de forma diferente em cada projeto.
- A arquitetura abaixo é referente ao nó sensor. É utilizado um sistema baseado em microprocessador e a reconfiguração é restrita ao nível funcional, neste caso, reconfiguração de *firmware*.



[12]

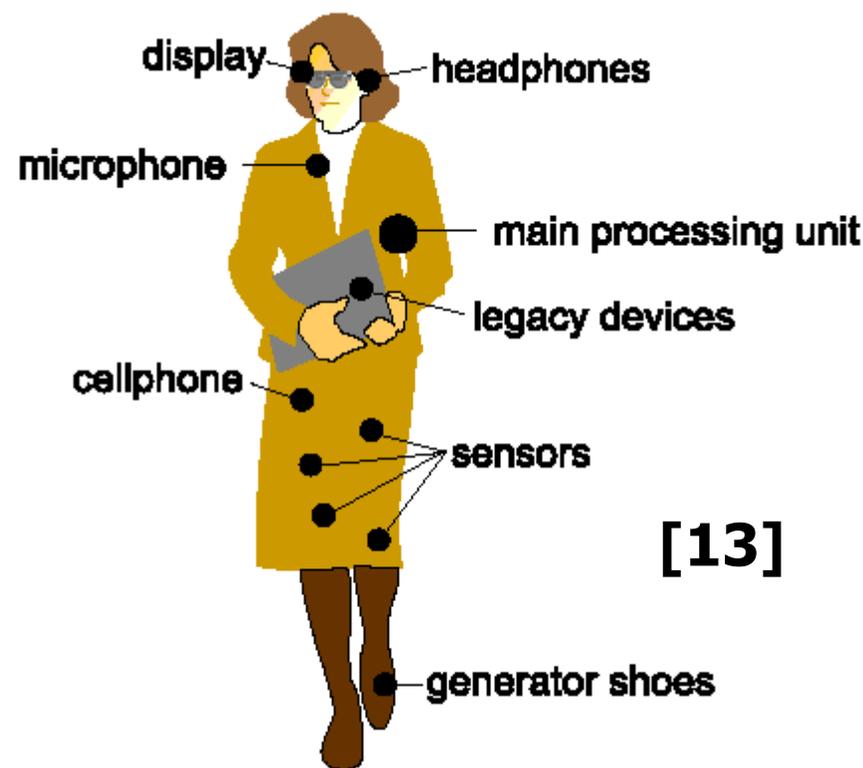


REWINS

- Áreas de aplicação do REWINS:
 - Sistemas de monitoramento de saúde.
 - Sistemas de instrumentação.
 - Sistemas de distribuição de energia.
 - Sistemas de controle de movimento.
- Trabalhos futuros:
 - Aumentar o sistema de reconfiguração.

Reconfigurable Hardware in Wearable Computing Nodes

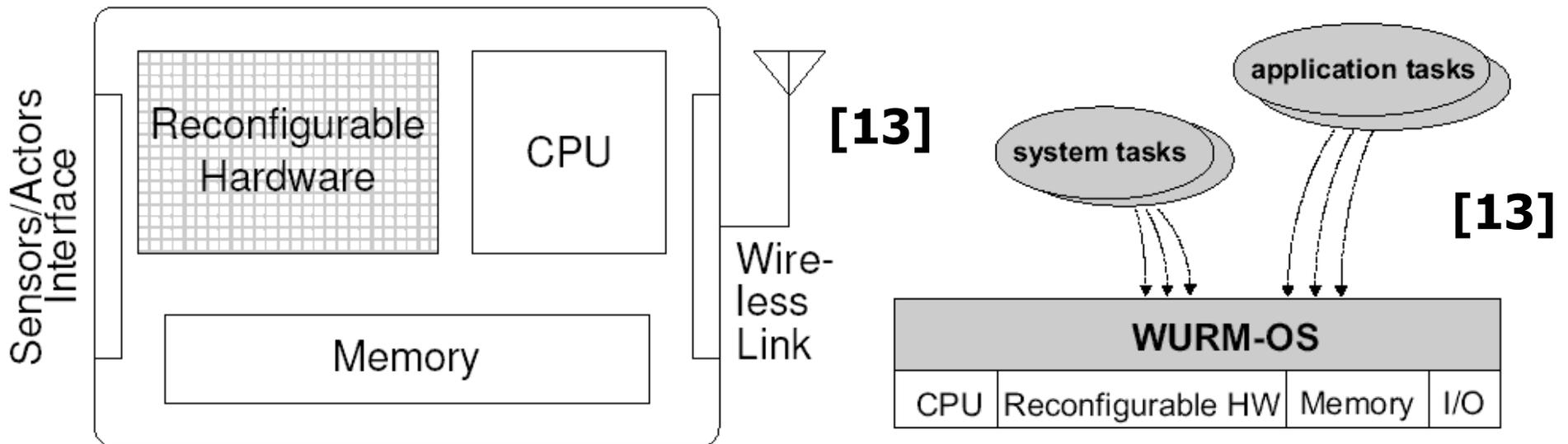
- Pessoas podendo vestir um sistema computacional.
- *Wearable computing* deve ser visto como um sistema embutido móvel que reage aos eventos do ambiente através de diversos sensores espalhados pelo corpo humano.
- Objetivo: Desenvolver um hardware reconfigurável que possa diminuir o consumo de energia e aumentar o desempenho e a flexibilidade em diversas aplicações.



[13]

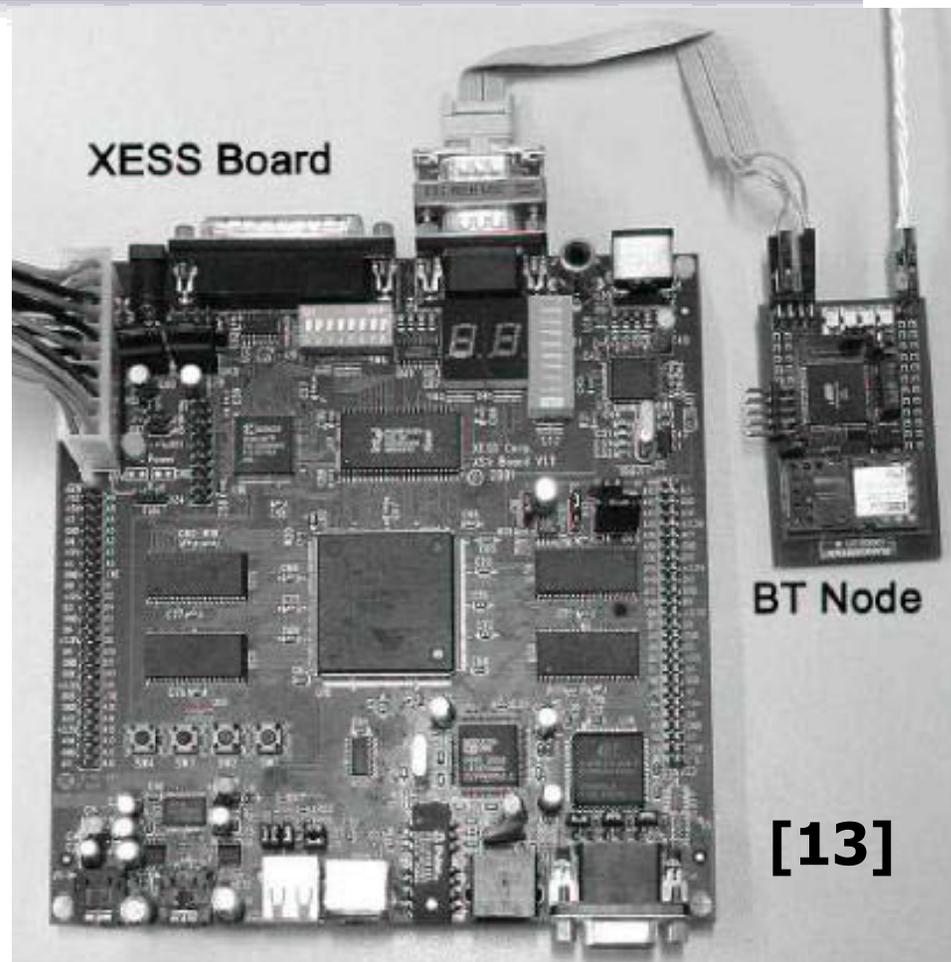
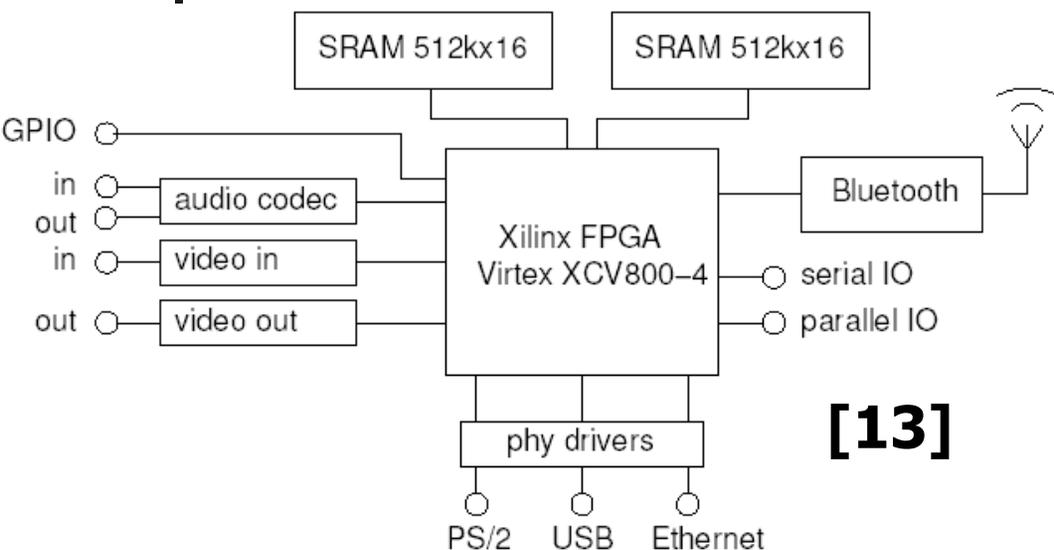
Reconfigurable Hardware in Wearable Computing Nodes

- *Proposta:*
 - *Wearable Unit with Reconfigurable Module (WURM) [13]*



Arquiteturas de hardware e software

Reconfigurable Hardware in Wearable Computing Nodes



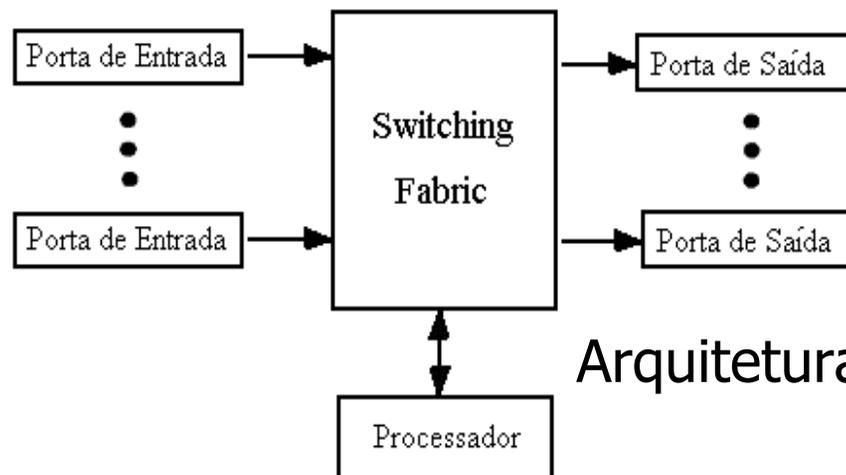
Protótipo

Diagrama da plataforma de prototipação

- Trabalhos futuros:
 - Integrar periféricos, CPU e blocos reconfiguráveis em um System-on-Chip (SoC) usando o Virtex-II Pro da Xilinx.

Processadores de Rede

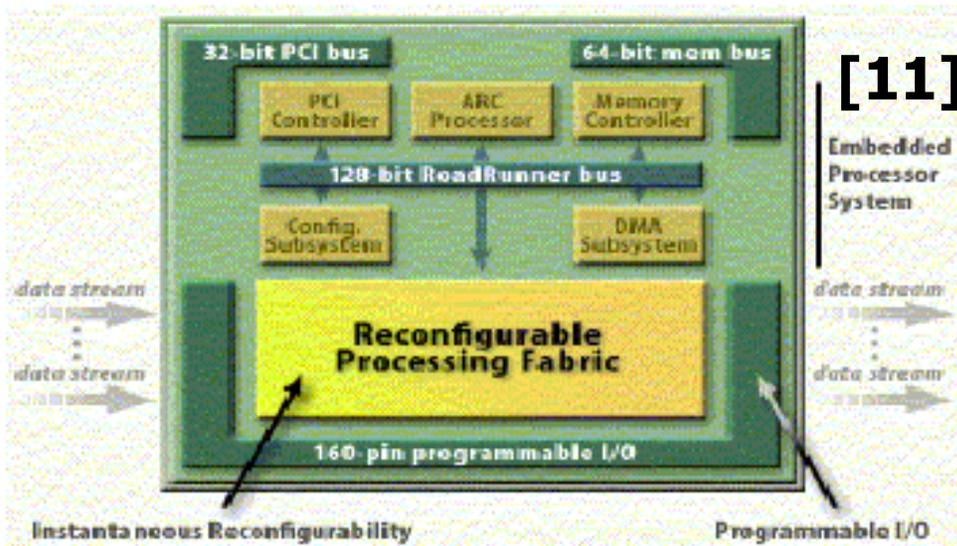
- Funções básicas dos processadores de rede **[8][16][17]**:
 - Analisar e classificar o conteúdo dos campos do cabeçalho do pacote em análise.
 - Procurar em tabelas, regras de associação com o campo encontrado no cabeçalho do pacote.
 - Resolver o caminho do destino ou requerimentos de QoS.
 - Modificar o pacote em análise se necessário.



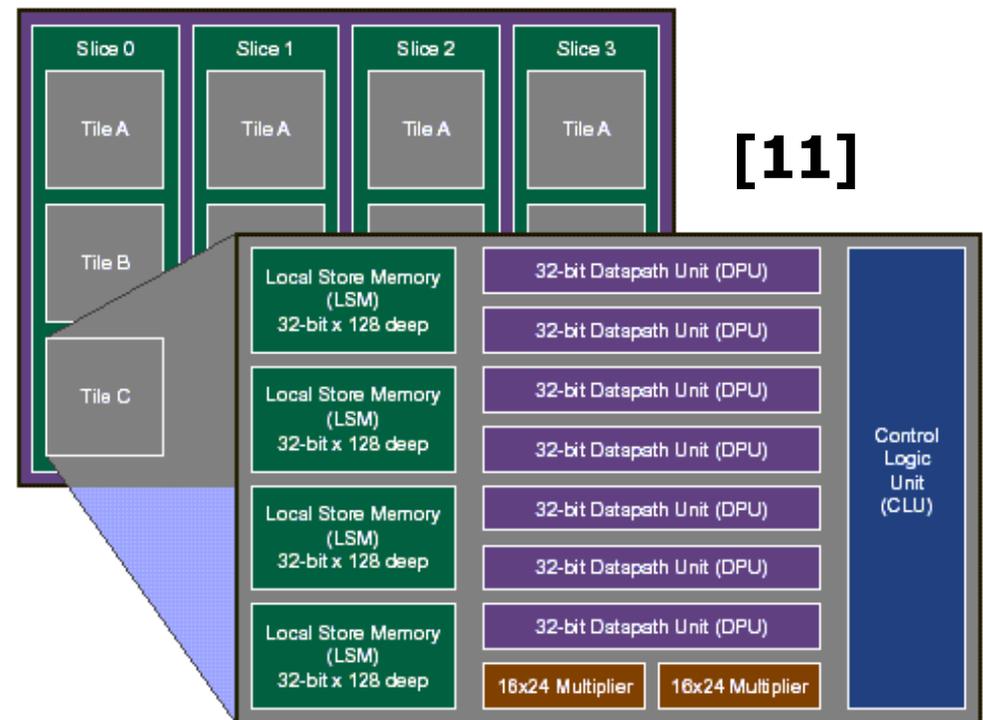
Arquitetura típica de um roteador

CS2000

- Algumas aplicações:
 - Estações base sem fio, *wireless local loop* e voz sobre IP.
- O bloco reconfigurável é composto de unidades básicas de reconfiguração. Cada uma pode ser reconfigurada independentemente.

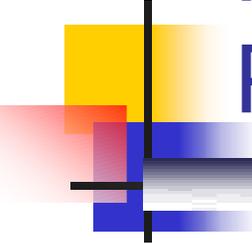


Arquitetura do CS2000



Redes de Sensores de Sem Fio

DCC/UFGM



Processador de Rede Reconfigurável para RSSF

- Trabalho desenvolvido durante a disciplina Sistemas Embutidos no primeiro semestre de 2004 por um grupo de alunos.
- Objetivo:
 - Desenvolver um processador de rede como parte integrante de uma estação base para RSSF.
- A arquitetura é composta por três elementos de processamento:
 - *Packet classifier*: responsável por receber pacotes da RSSF.
 - *Plane classifier*: transformar pacotes em eventos (várias microengines em trabalhando em paralelo).
 - *Host processor*: decisões de gerenciamento.

Dispositivo nó sensor com arquitetura reconfigurável [10]

- Objetivo:

- Desenvolver um dispositivo nó sensor com arquitetura reconfigurável. Batizado de RANS-300 (*Reconfigurable Architecture for Network Sensor – 300 kgates*).
- Ampliar o horizonte de aplicações utilizando RSSFs e oferecer recursos computacionais não previstos pelos nós sensores para realização de monitoramento de sistemas.

- Motivações:

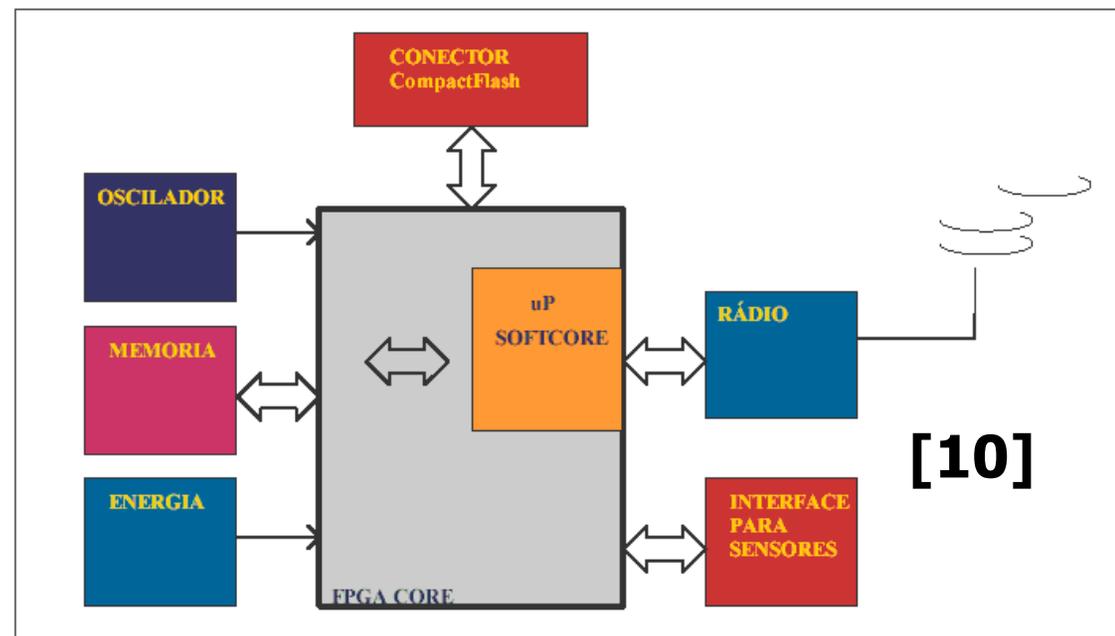
- Permitir soluções que podem ser configuradas localmente ou remotamente.
- Possibilitar execução de algoritmos de tempo real em hardware.
- Oferecer alternativas de interfaces de comunicação com maiores taxas de transferência de dados.
- Oferecer grande capacidade de armazenamento temporário e permanente de dados.

Dispositivo nó sensor com arquitetura reconfigurável

- A arquitetura do hardware pode ser representada por três blocos funcionais **[10]**:
 - Fonte: responsável pela conversão, comutação, adaptação e fornecimento das tensões de alimentação.
 - Núcleo básico: blocos construtivos tradicionais dos nós sensores, tais como: microcontrolador, sensores e rádio transceptor.
 - Algumas das funções deste bloco são: efetuar o controle e processamento das informações relativas aos sensores.
 - Estabelecer a comunicação com outros nós.
 - Gerenciar recursos de energia.
 - Controlar o bloco reconfigurável.
 - Monitorar consumo da fonte de alimentação.
 - O bloco reconfigurável adiciona ao núcleo básico diversos elementos dinâmicos reconfiguráveis em hardware para o tratamento e desenvolvimento de aplicações especiais.

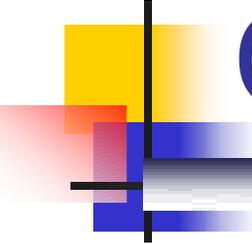
Dispositivo nó sensor com arquitetura reconfigurável

- Bloco reconfigurável:
 - Utilização de um FPGA Xilinx.
 - Elementos de hardware como memória RAM, FLASH e uma unidade de acesso para cartão *CompactFlash*.
 - O conjunto destes elementos juntamente com um processador implementado no FPGA (*softcore*) pode formar um subsistema paralelo.



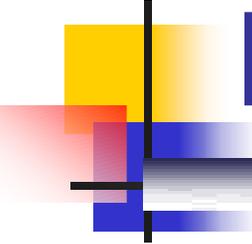
Arquitetura proposta

- Resultados:
 - Testes de funcionamento do núcleo básico e reconfigurável através da geração e coleta de sinais.
 - Não foi apresentado teste de reconfiguração de aplicação (flexibilidade) e de desempenho na placa FPGA.



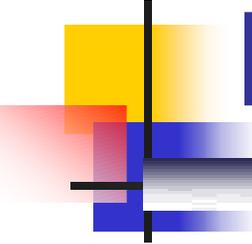
Conclusões

- Em todos os trabalhos os problemas estão associados às seguintes características:
 - Flexibilidade.
 - Custo.
 - Generalidade.
 - Desempenho.
- Estas são características típicas da computação reconfigurável e foram apresentadas nos slides iniciais. Portanto, estudos e pesquisas aplicando computação reconfigurável em RSSF devem ser fortemente incentivadas.
- Além destas características dissipação de potência também pode ser diminuída através do uso de dispositivos reconfiguráveis (slide 12 e 13).
- A aplicação de computação reconfigurável em nós sensores para RSSF ainda está no início e poucas são as referências disponíveis.



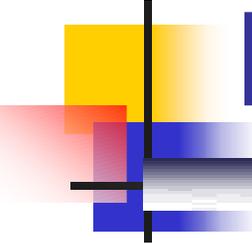
Referências

1. Prasanna, V., "**High Performance Computing using Reconfigurable Hardware**", 16th Symposium on Computer Architecture and High Performance Computing (SBAC/PAD 2004), Foz do Iguaçu, 27 a 29 de outubro de 2004
2. Martins, C. A. P. S., et al., "**Computação Reconfigurável: conceitos, tendências e aplicações**", Jornada de Informática 2003, Congresso da Sociedade Brasileira de Computação, Capítulo 8, 2003
3. Compton, K., Hauck, S., "**Reconfigurable Computing: A Survey of Systems and Software**", ACM Computing Surveys, Vol. 34, No. 2, June 2002, pp. 171-210, 2002
4. Bondalapati, K., Prasanna, V., "**Reconfigurable Computing: Architectures, Models and Algorithms**", Current Science, Vol. 78, No. 7, pp.828-837, 10 April 2000



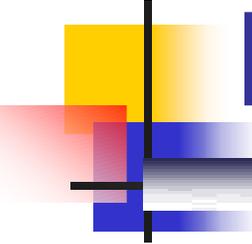
Referências

5. Dehon, A., "***The Density Advantage of Configurable Computing***", IEEE Computer, Vol. 33, No. 4, 2000
6. Reconfigurable Computing Definition, Association for Computing Machinery (ACM), <http://www.acm.uiuc.edu/sigarch/projects/reconf/report.html>, 2003 (último acesso em novembro de 2004)
7. Star Bridge Systems, 2003, <http://www.starbridgessystems.com> (último acesso em outubro de 2003)
8. Freitas, H. C., "***Proposta e Desenvolvimento de um Processador de Rede com Chave Crossbar Reconfigurável***", Dissertação de mestrado em Engenharia Elétrica, Pontifícia Universidade Católica de Minas Gerais, 04 de novembro de 2003



Referências

9. Ruiz, B. L., et al., "**Arquiteturas para Redes de Sensores Sem Fio**", minicurso apresentado no Simpósio Brasileiro de Redes de Computadores, Gramado, 2004
10. Corrêa Júnior, F. L., "**Desenvolvimento de Dispositivo Nó Sensor com Arquitetura Reconfigurável para Redes de Sensores Sem Fio**", Dissertação de Mestrado em Ciência da Computação, Universidade Federal de Minas Gerais, 30 de setembro de 2004
11. Chameleon Systems, "**CS2000 Reconfigurable Communications Processor**", Family Product Brief, 2000
12. UCLA, "**REWINS: Reconfigurable Wireless Interface for Networking Sensors**", Relatório Técnico, WINMEC (*Wireless Internet for the Mobile Enterprise Consortium*), setembro de 2004
13. Plessl, C., et al., "**Reconfigurable Hardware in Wearable Computing Nodes**". Proc. 6th Int'l Symp. Wearable Computers (ISWC2002). IEEE, Piscataway, NJ, pages 215-222, October 2002



Referências

14. Yu, Y., Prasanna, V. K., "***Energy-Efficient Multi-Hop Packet Transmission using Modulation Scaling in Wireless Sensor Networks***", IEEE Global Communications Conference (GlobeCom), December 2003
15. Ordonez, E. D. M., et al., "***Projeto, Desempenho e Aplicações de Sistemas Digitais em Circuitos Programáveis (FPGAs)***", Bless Gráfica e Editora Ltda, 2003
16. Comer, D. E., "***Network Systems Design Using Network Processors***", Prentice Hall, Janeiro de 2003
17. Freitas, H. C., Martins, C. A. P. S., "***Processadores de Rede: Conceitos, Arquiteturas e Aplicações***", minicurso apresentado na III Escola Regional de Informática RJ/ES, Vitória, pp.127-166, 07 de outubro de 2003